

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-072959

(43)Date of publication of application : 12.03.2002

(51)Int.Cl.

G09G 3/28

G09G 3/20

(21)Application number : 2000-258667

(71)Applicant : MATSUSHITA ELECTRIC IND CO
LTD

(22)Date of filing : 29.08.2000

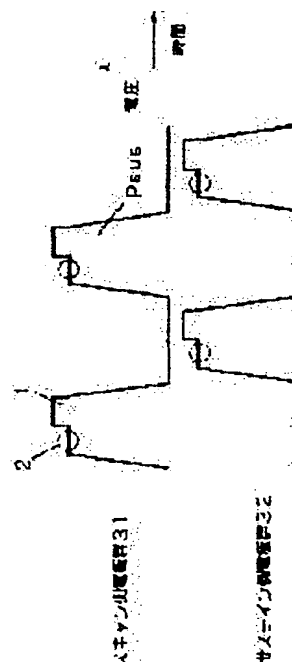
(72)Inventor : MIMA KUNIHIRO

(54) METHOD FOR DRIVING PLASMA DISPLAY

(57)Abstract:

PROBLEM TO BE SOLVED: To perform stable sustainance discharge when a sustainance voltage is lowered.

SOLUTION: In this driving method, by which cell are made to emit light by applying a sustainance pulse alternately to scanning side electrodes and sustainance side electrodes, the cells are made to emit light by applying the sustainance pulse, and then the absolute value of the potential difference between the scanning side electrodes and the sustainance side electrodes is increased.



LEGAL STATUS

[Date of request for examination]

12.07.2002

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19)日本国特許庁(JP)

(12)公開特許公報(A)

(11)特許出願公開番号
特開2002-72959
(P2002-72959A)

(43)公開日 平成14年3月12日(2002.3.12)

(51)Int.Cl. ⁷	識別記号	FI	ターミナル(参考)
G09G 3/28		G09G 3/20	622C 5C080
3/20	622	3/28	J

審査請求 未請求 請求項の数8 OL (全13頁)

(21)出願番号 特願2000-258667(P2000-258667)

(22)出願日 平成12年8月29日(2000.8.29)

(71)出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72)発明者 美馬 邦啓

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(74)代理人 100097445

弁理士 岩橋 文雄 (外2名)

Fターム(参考) 5C080 AA05 BB05 DD26 EE29 HH02

HH04 HH05 JJ02 JJ04 JJ05

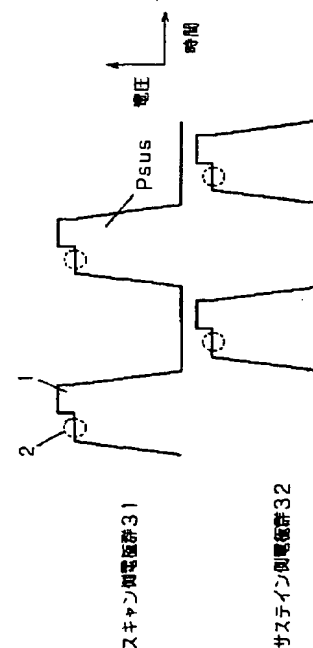
JJ06

(54)【発明の名称】 プラズマディスプレイの駆動方法

(57)【要約】

【課題】 サステイン電圧を低下させた際に、安定した維持放電を行うこと。

【解決手段】 スキャン側電極とサステイン側電極に交互にサステインパルスを印加しセルを発光させる駆動方法であって、サステインパルスを印加しセルを発光させた後、スキャン側電極とサステイン側電極との電位差の絶対値を増加させることを特徴とする。



【特許請求の範囲】

【請求項 1】複数本の第 1 の電極と複数本の第 2 の電極に交互に第 1 の電圧を印加し、セルを発光させる交流放電型プラズマディスプレイの駆動方法であって、前記第 1 の電圧を印加し前記セルの第 1 の発光終了後、前記第 1 発光より弱い第 2 の発光を伴って前記第 1 の電極と前記第 2 の電極との電位差の絶対値を増加させることを特徴とするプラズマディスプレイの駆動方法。

【請求項 2】前記第 2 の発光の発光輝度は前記第 1 の発光の発光輝度の半分以下であることを特徴とする請求項 1 記載のプラズマディスプレイの駆動方法。

【請求項 3】複数本の第 1 の電極と複数本の第 2 の電極に交互に第 1 の電圧を印加しセルを発光させる交流放電型プラズマディスプレイの駆動方法であって、前記第 1 の電圧を印加し前記セルの発光終了後、発光を伴わず前記第 1 の電極と前記第 2 の電極との電位差の絶対値を増加させることを特徴とするプラズマディスプレイの駆動方法。

【請求項 4】複数本の第 1 の電極と複数本の第 2 の電極に交互に第 1 の電圧を印加しセルを発光させる交流放電型プラズマディスプレイの駆動方法であって、前記第 1 の電圧を印加し前記セルの発光終了後、前記第 1 の電極と前記第 2 の電極との電位差の絶対値を増加させる期間を有することを特徴とする請求項 1～請求項 3 のいずれかに記載のプラズマディスプレイの駆動方法。

【請求項 5】前記第 1 の電圧を印加し前記セルの発光終了後、前記第 1 の電極と前記第 2 の電極との電位差の絶対値を直線的に増加させることを特徴とする請求項 4 記載のプラズマディスプレイの駆動方法。

【請求項 6】前記第 1 の電圧を印加し前記セルの発光終了後、前記第 1 の電極と前記第 2 の電極との電位差の絶対値を指数的に増加させることを特徴とする請求項 4 記載のプラズマディスプレイの駆動方法。

【請求項 7】発光する前記セルを含む前記第 1 の電極および前記第 2 の電極のみ前記第 1 の電極と前記第 2 の電極との電位差の絶対値を増加させることを特徴とする請求項 1～請求項 6 のいずれかに記載のプラズマディスプレイの駆動方法。

【請求項 8】前記複数本の第 1 の電極と前記複数本の第 2 の電極の各複数本ずつを含む複数の領域に分割し、発光する前記セルを含む前記領域内のみ前記第 1 の電極と前記第 2 の電極との電位差の絶対値を増加させることを特徴とする請求項 1～請求項 6 のいずれかに記載のプラズマディスプレイの駆動方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、画質を低下させずに発光時の消費電力を低減させることが可能なプラズマディスプレイの駆動方法に関するものである。

【0002】

【従来の技術】図 11 は一般的な面放電型 AC-PDP の構成の概略図である。

【0003】プラズマディスプレイパネルに配置された m 本のデータ側電極 30 にデータ側駆動部 33 を接続し、データ側電極 30 と垂直に交差する n 本のスキャン側電極群 31 にスキャン側駆動部 34 を接続し、スキャン側電極群 31 に平行に配置された n 本のサステイン側電極群 32 にサステイン側駆動部 35 を接続する。

【0004】図 12 は一般的な交流放電型プラズマディスプレイのセル構造の概略図である。

【0005】図 12 のように、前面板 40 の表面にはスキャン側電極群 31、サステイン側電極群 32、誘電体 41 および保護膜 42 が配置され、背面板 44 の表面にはデータ側電極 30、誘電体 45、セル隔壁 43 および蛍光体 46 が配置されている。またセル内の空間には気体 47 が封入されている。50 はデータ側電極 30 付近の蛍光体表面、51 はスキャン側電極群 31 付近の保護膜表面、52 はサステイン側電極群 32 付近の保護膜表面である。

【0006】交流放電型プラズマディスプレイでは 1 フレームの映像を複数のサブフィールド（以後 S. F. と略す）に分割することによって階調表現をする。更にセル中の気体の放電を制御するために 1 S. F. を更に 4 つの期間に分割する。この 4 つの期間について図 9 を使用して説明する。

【0007】図 9 は一般的な従来の交流放電型プラズマディスプレイの駆動波形である。

【0008】セットアップ期間 61 では放電が生じやすくするために、パルス P_{st} を印加させて全セルに壁電荷を蓄積させる。アドレス期間 62 では点灯させるセルのデータ側電極 30 およびスキャン側電極群 31 にそれぞれ走査パルス P_{scn} および書込パルス P_w を印加することにより書き込み放電を行う。サステイン期間 63 ではサステインパルス P_{sus} を印加させて、アドレス期間 62 で書き込まれたセルを点灯させ、その点灯を維持させる。イレース期間 4 ではイレースパルス P_e を印加し、壁電荷を消去することによってセルの点灯を停止させる。

【0009】図 10 はセル内の電荷の移動を説明するためのモデル図である。

【0010】セットアップ期間 61 では、データ側電極 30 および前記サステイン側電極群 32 に一定直流電圧を印加し、スキャン側電極群 31 に正極性のパルス P_{st} を印加させることによって放電が起こる（図 10

(a)）。それによって発生した電荷はデータ側電極 30、スキャン側電極群 31 およびサステイン側電極群 32 間の電位差を打ち消すようにセルの壁面に蓄積されるので、保護膜表面 51 には負の電荷が壁電荷として蓄積され、また保護膜表面 50 および 52 には正の電荷が壁電荷として蓄積される。この壁電荷によりアドレス側電

極—スキャン側電極間には壁電圧V1が生じ、スキャン側電極—サステイン側電極間には壁電圧V2が生じる(図10(b))。

【0011】アドレス期間62では点灯させるセルに交差するデータ電極30およびスキャン側電極群31に壁電圧V1と同方向にそれぞれ走査パルスPscnおよび書込パルスPwを印加することにより、気体47に印加される電圧が放電開始電圧を越え、データ電極—スキャン側電極間で放電が起こる。この時のサステイン側電極群32には壁電圧V2と同方向に一定直流電圧を印加させているため、先程の放電がトリガとなってスキャン側電極サステイン側電極間でも放電が生じる(図10(c))。その後、気体47中の電荷が移動して保護膜表面50および52には負の電荷が蓄積し、保護膜表面51には正の電荷が蓄積される。この壁電荷によりスキャン側電極—サステイン側電極間には壁電圧V3が生じる(図10(d))。

【0012】サステイン期間63ではスキャン側電極群31にサステインパルスPsusを印加することによって、つまりサステイン側電極—スキャン側電極間に壁電圧V3と同方向に電圧を印加させることにより、維持放電が行われる(図10(e))。その後、気体47に印加されている電界によって保護膜表面51には負の電荷が蓄積され、保護膜表面52には正の電荷が壁電荷として蓄積され壁電圧V4が生じる(図10(f))。次にサステイン側電極群32にサステインパルスPsusを印加することによって、壁電圧V4と同方向に電圧が印加され、維持放電が起こる(図10(g))。その後、気体47に印加されている電界によって保護膜表面51には正の電荷が蓄積され、保護膜表面52には負の電荷が壁電荷として蓄積される(図10(h))。

【0013】上記の図10(e)～(h)の動作を繰り返すことによって、維持放電が持続される。

【0014】従来の駆動方法では維持放電によって発生した壁電荷が保護膜表面に蓄積されて壁電圧が生じ、この壁電圧と同方向の電圧をスキャン側電極—サステイン側電極間に印加することによって、放電開始電圧を越え、再び維持放電が行われる。

【0015】また、サステインパルス波形を低電圧からまず中間電圧に維持し、その後、高電圧に維持するような二段階波形を利用して発光効率を高める駆動方法(特開平11-65514号公報)が従来の駆動方法として存在する。この駆動方法はサステインパルスが立ち上がって最初に維持される電圧(中間電圧)では放電を起こさず、再び印加電圧が増加した後維持される電圧(高電圧)で維持発光を行う。

【0016】

【発明が解決しようとする課題】しかしながら、発光による消費電力を低減するためにサステインパルス電圧を低下させると、発光放電後に蓄積される壁電荷が少なく

り、次にサステインパルスを印加しても放電開始電圧を越えず維持放電が持続しない。そのために、発光放電が中断し画質が著しく劣化する。

【0017】また、サステインパルス波形を二段階波形にし高電圧で維持されるときに維持発光を行ってもサステインパルス電圧を低下させると、同様に壁電荷が少なくなり維持放電が持続されない。

【0018】本発明はサステインパルス電圧を低下させても、安定した発光放電を行い、発光による消費電力を低減する技術を提供するものである。

【0019】

【課題を解決するための手段】以上の課題を解決するために、本発明のプラズマディスプレイの駆動方法は、スキャン側電極とサステイン側電極に交互にサステインパルスを印加し、セルを発光させる駆動方法であって、弱い発光放電を伴ってサステインパルスを印加しセルを発光させた後、スキャン側電極とサステイン側電極との電位差の絶対値を増加させることを特徴とする。

【0020】また、本発明のプラズマディスプレイの駆動方法はサステインパルスを印加しセルを発光させた後、スキャン側電極とサステイン側電極との電位差の絶対値を増加させることによって生じた放電の発光輝度はサステインパルスを印加させて生じた放電の発光輝度の半以下であることを特徴とする。

【0021】また、本発明のプラズマディスプレイの駆動方法はスキャン側電極とサステイン側電極に交互にサステインパルスを印加し、セルを発光させる駆動方法であって、発光を伴わずにサステインパルスを印加しセルを発光させた後、スキャン側電極とサステイン側電極との電位差の絶対値を増加させることを特徴とする。

【0022】また、本発明のプラズマディスプレイの駆動方法はスキャン側電極とサステイン側電極に交互にサステインパルスを印加しセルを発光させる駆動方法であって、サステインパルスを印加しセルを発光させた後、スキャン側電極とサステイン側電極との電位差の絶対値を増加させる期間を有することを特徴とする。

【0023】また、本発明のプラズマディスプレイの駆動方法は、サステインパルスを印加しセルを発光させた後、スキャン側電極とサステイン側電極との電位差の絶対値を直線的に増加させることを特徴とする。

【0024】また、本発明のプラズマディスプレイの駆動方法は、サステインパルスを印加しセルを発光させた後、スキャン側電極とサステイン側電極との電位差の絶対値を指数的に増加させることを特徴とする。

【0025】また、本発明のプラズマディスプレイの駆動方法は、発光するセルを含むスキャン側電極およびサステイン側電極のみスキャン側電極とサステイン側電極との電位差の絶対値を増加させることを特徴とする。

【0026】また、本発明のプラズマディスプレイの駆動方法はスキャン側電極とサステイン側電極の各複数本

ずつを含む複数の領域に分割し、スキャン側電極とサステイン側電極に交互にサステインパルス印加し、セルを発光させる駆動方法であって、サステインパルス印加しセルを発光させた後、発光するセルを含む領域の電極のみスキャン側電極とサステイン側電極との電位差の絶対値を増加させることを特徴とする。

【0027】

【発明の実施の形態】本発明（請求項1、2および3）のプラズマディスプレイの駆動方法は、スキャン側電極とサステイン側電極に交互にサステインパルス印加しセルを発光させる駆動方法であって、サステインパルス印加しセルを発光させた後、発光を伴わずにもしくは弱い放電を伴ってスキャン側電極とサステイン側電極との電位差の絶対値を増加させることを特徴とする。そのために、発光放電後に気体には従来の駆動に比べ強い電界が印加され保護膜表面に多くの壁電荷が蓄積される。その結果、壁電圧が増大する。

【0028】次にサステインパルスが印加されると、サステインパルス電圧と壁電圧の和が気体に印加されるので、確実に発光放電を行うことが可能となる。これによりサステイン電圧の低下による発光放電の中断を抑制し、低電圧でも安定した発光が得られるため、サステインパルス電圧を低減させて発光時の消費電力を抑えることができる。

【0029】本発明（請求項4および5）のプラズマディスプレイの駆動方法は、スキャン側電極とサステイン側電極に交互にサステインパルス印加しセルを発光させる駆動方法であって、サステインパルス印加し、セルを発光させた後、スキャン側電極とサステイン側電極との電位差の絶対値を増加させる期間を有することを特徴とする。そのため、緩やかにスキャン側電極とサステイン側電極との電位差の絶対値を増加させることで、気体に印加される電圧が再び増加することによって生じる余分な強い放電を抑えられるので、安定した発光放電を得ることができる。

【0030】また、従来の駆動に比べ気体には強い電界が印加されて保護膜表面に多くの電荷が蓄積され壁電圧が増大し、次にサステインパルスが印加されると、サステインパルス電圧と壁電圧の和が気体に印加されるので、確実に発光放電を行うことが可能となる。これによりサステイン電圧の低下による発光放電の中断を抑制し、低電圧でも安定した発光が得られるため、サステインパルス電圧を低減させて発光時の消費電力を抑えることができる。

【0031】本発明（請求項6）のプラズマディスプレイの駆動方法は、サステインパルス印加しセルを発光させた後、サステインパルスが立ち下がり始めるまでの期間よりも短い間、スキャン側電極とサステイン側電極との電位差の絶対値を指数的に増加させることを特徴とする。そのため、緩やかにスキャン側電極とサステイン

側電極との電位差の絶対値を増加させることで、気体に印加される電圧が再び増加することによって生じる余分な強い放電を抑えられるので、安定した発光放電を得ることができる。

05 【0032】また、この電圧波形はプラズマディスプレイの持つ容量と駆動回路中の抵抗によって得られるので、回路規模が少なく済み低コストである。

【0033】本発明（請求項7）のプラズマディスプレイの駆動方法は、スキャン側電極とサステイン側電極に交互にサステインパルス印加し、セルを発光させる駆動方法であって、サステインパルス印加しセルを発光させた後、発光するセルを含む領域の電極のみスキャン側電極とサステイン側電極との電位差の絶対値を増加させることを特徴とする。そのため、発光するセルを含まない領域ではスキャン側電極とサステイン側電極間の電位差が変化しないため、容量負荷となるスキャン側電極とサステイン側電極間への充放電回数が減り、消費電力の増大を抑えることができる。

【0034】本発明（請求項8）のプラズマディスプレイの駆動方法は、スキャン側電極とサステイン側電極の各複数本ずつを含む複数の領域に分割し、スキャン側電極とサステイン側電極に交互にサステインパルス印加しセルを発光させる駆動方法であって、サステインパルス印加し、セルを発光させた後、発光するセルを含む領域の電極のみスキャン側電極とサステイン側電極との電位差の絶対値を増加させることを特徴とする。そのため、各電極毎に印加電圧を制御する必要が無く、回路規模が少なく済み低コストである。

【0035】また、発光するセルを含まない領域ではスキャン側電極とサステイン側電極間の電位差が変化しないため、容量負荷となるスキャン側電極とサステイン側電極間への充放電回数が減り消費電力の増大を抑えることができる。

【0036】（実施の形態1）本発明の実施の形態について図1、図6、図9および図12を用いて以下に説明する。

【0037】図12は一般的な交流放電型プラズマディスプレイのセル構造の概略図である。

【0038】図12のように前面板40の表面にはスキャン側電極群31、サステイン側電極群32、誘電体41および保護膜42が配置され、背面板44の表面にはデータ側電極30、誘電体45、セル隔壁43および蛍光体46が配置されている。またセル内の空間には発光放電させる気体47が封入されている。50はデータ側電極30付近の蛍光体表面、51はスキャン側電極群31付近の保護膜表面、52はサステイン側電極群32付近の保護膜表面である。この名称は以降も使用する。

【0039】図9は従来の駆動方法において、プラズマディスプレイパネルの各電極に印加される電圧波形である。従来の駆動方法でのサステインパルス P_{sus} はパ

ルス波形が立ち上がった後、一定の電圧に維持され、その後立ち下がる。

【0040】図1は本発明において、図12に示すプラズマディスプレイパネルのスクアン側電極群31およびサステイン側電極群32に印加されるサステイン期間の電圧波形である。本発明での駆動波形はサステインパルス P_{sus} が立ち上がった後一定の電圧に維持されるが、セルが発光した後、波形1を印加させ、その後、立ち下がる波形である。また、タイミング2は維持放電発光が生じるタイミングである。

【0041】なお、本発明におけるプラズマディスプレイの電極構成は図12に示す従来のものと同一ではあるが、入力電圧波形を上記のようにすることによって下記のような効果が得られる。

【0042】図6はサステイン期間63の電荷の移動を示した図である。

【0043】スクアン側電極群31にサステインパルス P_{sus} が印加され、維持放電が起こる（図6（e））。その後、波形1を印加し、スクアン側電極ーサステイン側電極間の電位差の絶対値を増加させる。これより従来の駆動に比べ気体には強い電界が印加され、気体47中の電荷を保護膜表面52および53に多くの蓄積させることができる（図6（f））。この多くの壁電荷が蓄積されることにより壁電圧 V_5 が増大する。次にサステイン側電極群32にサステインパルス P_{sus} を印加させたときにはサステインパルス電圧と壁電圧 V_5 の和が気体に印加され、確実に発光放電を行うことが可能となる（図6（g））。その後、サステインパルス P_{sus} に重畳して波形1を印加し、気体47中の電荷を保護膜表面52および53に多く蓄積させる（図6（h））。

【0044】図6（e）～（h）の動作を繰り返すことにより、維持放電が持続される。

【0045】これにより、サステイン電圧の低下による発光放電の中断を抑制し、低電圧でも安定した発光が得られるため、サステインパルス電圧を低減させて発光時の消費電力を抑えることができる。

【0046】なお、波形1を印加させるタイミングにサステインパルス P_{sus} を印加させていない電極にサステインパルス P_{sus} と逆極性のパルス波形を印加させても、気体には強い電界が印加され、気体47中の電荷を保護膜表面52および53に多くの壁電荷を蓄積させることができる。そのため、上記と同様の効果が得られる。

【0047】（実施の形態2）本発明（請求項4および5）の実施の形態について図2、図9および図12を用いて以下に説明する。

【0048】図9は従来の駆動方法において、プラズマディスプレイパネルの各電極に印加される電圧波形である。従来の駆動方法でのサステインパルス P_{sus} はパ

ルス波形が立ち上がった後、一定の電圧に維持され、その後立ち下がる。

【0049】図2は本発明において図12に示すプラズマディスプレイパネルのスクアン側電極群31およびサステイン側電極群32に印加されるサステイン期間の電圧波形である。本発明での駆動波形はサステインパルス P_{sus} が立ち上がった後一定の電圧に維持されるが、セルが発光した後、スクアン側電極とサステイン側電極との電位差の絶対値を直線的に増加させる波形3を印加させ、その後立ち下がる波形である。また、タイミング2は維持放電発光が生じるタイミングであり、期間4はセルを発光させた後、スクアン側電極とサステイン側電極との電位差の絶対値を増加させる期間である。

【0050】なお、本発明におけるプラズマディスプレイの電極構成は図12に示す従来のものと同一ではあるが、入力電圧波形を上記のようにすることによって下記のような効果が得られる。

【0051】維持放電後、スクアン側電極ーサステイン側電極間の電位差の絶対値を増加させることによって、従来の駆動に比べ気体には強い電界が印加されて壁電圧が増大する。しかし、再びスクアン側電極ーサステイン側電極間の電位差の絶対値が増加するために、パネル内の一部のセルでスクアン側電極ーサステイン側電極間に不要な強い放電が生じ、輝度のムラが発生する可能性がある。これを防ぐために、スクアン側電極ーサステイン側電極間の電位差の急峻な変化を含まない波形3のようにスクアン側電極ーサステイン側電極間の電位差の絶対値を増加させることにより、微弱な放電が起こり不要な強い放電を抑え輝度のムラを低減することができる。

【0052】また、（実施の形態1）と同様に維持放電後、スクアン側電極ーサステイン側電極間の電位差の絶対値を増加させるので、確実に発光放電を行うことが可能となる。これによりサステイン電圧の低下による発光放電の中断を抑制し、低電圧でも安定した発光が得られるため、サステインパルス電圧を低減させて発光時の消費電力を抑えることができる。

【0053】（実施の形態3）本発明（請求項6）の実施の形態について図3、図9および図12を用いて以下に説明する。

【0054】図9は従来の駆動方法において、プラズマディスプレイパネルの各電極に印加される電圧波形である。従来の駆動方法でのサステインパルス P_{sus} はパルス波形が立ち上がった後、一定の電圧に維持され、その後立ち下がる。

【0055】図3は本発明において、図12に示すプラズマディスプレイパネルのスクアン側電極群31およびサステイン側電極群32に印加されるサステイン期間の電圧波形である。本発明での駆動波形はサステインパルス P_{sus} が立ち上がった後一定の電圧に維持されるが、セルが発光した後、スクアン側電極とサステイン側

電極との電位差の絶対値を指数的に増加させる波形 3 を印加させ、その後立ち下がる波形である。また、タイミング 2 は維持放電発光が生じるタイミングであり、期間 4 はセルを発光させた後、スキャン側電極とサステイン側電極との電位差の絶対値を増加させる期間である。

【0056】なお、本発明におけるプラズマディスプレイの電極構成は図 12 に示す従来のものと同一ではあるが、入力電圧波形を上記のようにすることによって下記のような効果が得られる。

【0057】波形 5 を印加させたときの発光は放電開始電圧を越えなければ放電しないので、放電開始電圧を越えない電圧までは急峻に電圧を上げることができる。波形 5 は波形 3 に比べ期間 4 の初期段階では急峻に立ち上がり、以降は波形 3 に比べ緩やかにスキャン側電極とサステイン側電極との電位差の絶対値を変化するため、不要な強い放電を抑え輝度のムラを低減することができ、かつ、サステイン電圧の低下による発光放電の中断を抑制し、発光時の消費電力を抑えることができる。

【0058】また、波形 5 は波形 3 に比べ期間 4 の初期段階では急峻に立ち上がるので、放電発光後気体 47 中に電荷が多く存在している間にスキャン側電極とサステイン側電極との電位差の絶対値を増加させることができるため、多くの壁電荷を蓄積させることができる。

【0059】また、プラズマディスプレイの持つ容量と駆動回路中の抵抗を直列接続することにより、スキャン側電極とサステイン側電極との電位差の絶対値を指数的に増加させることができる。そのため、回路規模が少なく済み低コストである。

【0060】（実施の形態 4）本発明（請求項 7）の実施の形態について図 4、図 7、図 9 および図 12 を用いて以下に説明する。

【0061】図 7 は各スキャン側電極群 31 および各サステイン側電極群 32 毎に分割して駆動を行う面放電型 AC-PDP の構成の概略図である。

【0062】プラズマディスプレイパネルに配置された m 本のデータ側電極群 30 にデータ側駆動部 33 を接続し、データ側電極群 30 と垂直に交差して n 本のスキャン側電極群 31 および n 本のサステイン側電極群 32 が配置されている。スキャン側電極群 31 をさらにスキャン側電極群 SCN1 ～ SCNn に分割され、スキャン側分割駆動部 361 ～ 36n に接続される。また、サステイン側電極群 32 をさらにサステイン側電極群 SUS1 ～ SUSn に分割され、サステイン側分割駆動部 381 ～ 38n に接続される。また、65 は発光するセルであり、発光セル 65 が存在するスキャン側電極はスキャン側電極群 SCN1 および SCNj、発光セル 65 が存在するサステイン側電極はサステイン側電極群 SUS1 および SUSj である。

【0063】図 9 は従来の駆動方法において、プラズマディスプレイパネルの各電極に印加される電圧波形であ

る。従来の駆動方法でのサステインパルス Psus はパルス波形が立ち上がった後、一定の電圧に維持され、その後立ち下がる。

【0064】図 4 は本発明において図 12 に示すプラズマディスプレイパネルの各電極に印加する電圧波形である。ただし、これはパネル上半部にだけ発光するセルが存在する場合の印加電圧波形である。

【0065】本発明での駆動波形はスキャン側電極群 31 とサステイン側電極群 32 に交互にサステインパルス Psus を印加し、セルを発光させる駆動方法において、サステインパルス Psus を印加しセルを発光させた後、発光するセルを含む領域の電極（この場合はスキャン側電極群 311 および 31j、サステイン側電極群 321、32j）のみスキャン側電極とサステイン側電極との電位差の絶対値を増加させることを特徴とする。

【0066】なお、本発明におけるプラズマディスプレイの電極構成は図 12 に示す従来のものと同一ではあるが、入力電圧波形を上記のようにすることによって下記のような効果が得られる。

【0067】発光するセル 65 が存在する電極（スキャン側電極群 311 および 31j）では、サステインパルス Psus を印加させて維持放電が起こった後、波形 1 を印加しスキャン側電極－サステイン側電極間の電位差の絶対値を増加させることによって、従来の駆動に比べ気体には強い電界が印加されて壁電圧が増大する。また、発光するセルが存在しない電極（サステイン側電極群 321、32j）には波形 1 を印加させないため、容量負荷となるスキャン側電極とサステイン側電極間への充放電回数が減り消費電力の増大を抑えることができる。

【0068】また、発光するセル 65 が存在する領域では次にサステインパルス Psus を印加させたときにはサステインパルス電圧と壁電圧の和が気体に印加され、確実に発光放電を行うことが可能となる。これにより波形 1 による消費電力の増大を抑えつつ、サステイン電圧の低下による発光放電の中断を抑制し、低電圧でも安定した発光が得られる。

【0069】（実施の形態 5）本発明（請求項 8）の実施の形態について図 5、図 8、図 9 および図 12 を用いて以下に説明する。

【0070】図 8 はパネルを上下に分割して駆動を行う面放電型 AC-PDP の構成の概略図である。

【0071】プラズマディスプレイパネルに配置された m 本のデータ側電極群 30 にデータ側駆動部 33 を接続し、データ側電極群 30 と垂直に交差して n 本のスキャン側電極群 31 および n 本のサステイン側電極群 32 が配置されている。スキャン側電極群 31 をさらにパネルの上下半部に分割し、パネルの上半部 n/2 本のスキャン側電極群 SCNa に上部スキャン側駆動部 36 を接続し、下半部 n/2 本のスキャン側電極群 SCNb に下部

スキャン側駆動部 37 を接続し、上部スキャン側駆動部 36 および下部スキャン側駆動部 37 をスキャン側駆動部 34 に接続する。また、サステイン側電極群 32 をさらにパネルの上下半部に分割し、パネルの上半部 $n/2$ 本のサステイン側電極群 $SUSa$ に上部サステイン側駆動部 38 を接続し、下半部 $n/2$ 本のサステイン側電極群 $SUSb$ に下部サステイン側駆動部 39 を接続する。また、上部サステイン側駆動部 38 および下部サステイン側駆動部 39 をサステイン側駆動部 35 に接続する。また、65 は発光するセルである。

【0072】図 9 は従来の駆動方法においてプラズマディスプレイパネルの各電極に印加される電圧波形である。従来の駆動方法でのサステインパルス $Psus$ はパルス波形が立ち上がった後、一定の電圧に維持され、その後立ち下がる。

【0073】図 5 は本発明において図 12 に示すプラズマディスプレイパネルの各電極に印加する電圧波形である。ただし、これはパネル上半部にだけ発光するセルが存在する場合の印加電圧波形である。

【0074】本発明での駆動波形はスキャン側電極群 31 とサステイン側電極群 32 の各複数本ずつを含む複数の領域に分割し、スキャン側電極群 31 とサステイン側電極群 32 に交互にサステインパルス $Psus$ を印加しセルを発光させる駆動方法において、サステインパルス $Psus$ を印加しセルを発光させた後、発光するセル 65 を含む領域の電極（スキャン側電極群 $SCNa$ 、サステイン側電極群 $SUSa$ ）のみスキャン側電極とサステイン側電極との電位差の絶対値を増加させることを特徴とする。

【0075】なお、本発明におけるプラズマディスプレイの電極構成は図 12 に示す従来のものと同一ではあるが、入力電圧波形を上記のようにすることによって下記のような効果が得られる。

【0076】発光するセル 65 が存在する領域（スキャン側電極群 $SCNa$ 、サステイン側電極群 $SUSa$ ）では、サステインパルス $Psus$ を印加させて維持放電が起こった後、波形 1 を印加しスキャン側電極－サステイン側電極間の電位差の絶対値を増加させることによって、従来の駆動に比べ気体には強い電界が印加されて壁電圧が増大する。また、発光するセルが存在しない領域（スキャン側電極群 $SCNb$ 、サステイン側電極群 $SUSb$ ）には波形 1 を印加させないため、容量負荷となるスキャン側電極とサステイン側電極間への充放電回数が減り消費電力の増大を抑えることができる。

【0077】また、発光するセル 65 が存在する領域では次にサステインパルス $Psus$ を印加させたときにはサステインパルス電圧と壁電圧の和が気体に印加され、確実に発光放電を行うことが可能となる。これにより波形 1 による消費電力の増大を抑えつつ、サステイン電圧の低下による発光放電の中断を抑制し、低電圧でも安定

した発光が得られる。

【0078】また、各電極を複数の領域に分けて駆動するため（実施の形態 4）に比べ回路規模が小さくなり、低コスト化が可能である。

【0079】なお、実施の形態としてパネルを上下半部に分割した場合の実施例について説明したが、パネルを 2 つ以上の複数の領域に分割しても、上記と同様の効果が得られる。

【0080】

【発明の効果】本発明（請求項 1、2 および 3）のプラズマディスプレイの駆動方法は、電極とサステイン側電極に交互にサステインパルスを印加しセルを発光させる駆動方法において、サステインパルスを印加しセルを発光させた後、スキャン側電極とサステイン側電極との電位差の絶対値を増加させることを特徴とする。そのために、発光放電後に気体には従来の駆動に比べ強い電界が印加され保護膜表面に多くの壁電荷が蓄積される。その結果、壁電圧が増大する。次にサステインパルスが印加されると、サステインパルス電圧と壁電圧の和が気体に印加されるので、確実に発光放電を行うことが可能となる。これによりサステイン電圧の低下による発光放電の中断を抑制し、低電圧でも安定した発光が得られるため、サステインパルス電圧を低減させて発光時の消費電力を抑えることができる。

【0081】本発明（請求項 4 および 5）のプラズマディスプレイの駆動方法は、スキャン側電極とサステイン側電極に交互にサステインパルスを印加しセルを発光させる駆動方法において、サステインパルスを印加しセルを発光させた後、スキャン側電極とサステイン側電極との電位差の絶対値を増加させる期間を有することを特徴とする。そのため、緩やかにスキャン側電極とサステイン側電極との電位差の絶対値を増加させることで、気体に印加される電圧が再び増加することによって生じる余分な強い放電を抑えられるので、安定した発光放電を得ることができる。また、従来の駆動に比べ気体には強い電界が印加されて保護膜表面に多くの電荷が蓄積され壁電圧が増大し、次にサステインパルスが印加されると、サステインパルス電圧と壁電圧の和が気体に印加されるので、確実に発光放電を行うことが可能となる。これによりサステイン電圧の低下による発光放電の中断を抑制し、低電圧でも安定した発光が得られるため、サステインパルス電圧を低減させて発光時の消費電力を抑えることができる。

【0082】本発明（請求項 6）のプラズマディスプレイの駆動方法は、サステインパルスを印加しセルを発光させた後、サステインパルスが立ち下がり始めるまでの期間よりも短い間、スキャン側電極とサステイン側電極との電位差の絶対値を指数的に増加させることを特徴とする。そのため、緩やかにスキャン側電極とサステイン側電極との電位差の絶対値を増加させることで、気体に

印加される電圧が再び増加することによって生じる余分な強い放電を抑えられるので、安定した発光放電を得ることができる。また、この電圧波形はプラズマディスプレイの持つ容量と駆動回路中の抵抗によって得られるので、回路規模が少なく済み低コストである。

【0083】本発明（請求項7）のプラズマディスプレイの駆動方法は、スキャン側電極とサステイン側電極に交互にサステインパルスを印加しセルを発光させる駆動方法において、サステインパルスを印加しセルを発光させた後、発光するセルを含む電極のみスキャン側電極とサステイン側電極との電位差の絶対値を増加させることを特徴とする。そのため、発光するセルを含まない電極にはスキャン側電極とサステイン側電極間の電位差が変化しないため、容量負荷となるスキャン側電極とサステイン側電極間への充放電回数が減り消費電力の増大を抑えることができる。

【0084】本発明（請求項8）のプラズマディスプレイの駆動方法は、スキャン側電極とサステイン側電極の各複数本ずつを含む複数の領域に分割し、スキャン側電極とサステイン側電極に交互にサステインパルスを印加しセルを発光させる駆動方法において、サステインパルス印加しセルを発光させた後、発光するセルを含む領域の電極のみスキャン側電極とサステイン側電極との電位差の絶対値を増加させることを特徴とする。そのため、各電極毎に印加電圧を制御する必要が無く、回路規模が少なく済み低コストである。

【0085】また、発光するセルを含まない領域ではスキャン側電極とサステイン側電極間の電位差が変化しないため、容量負荷となるスキャン側電極とサステイン側電極間への充放電回数が減り消費電力の増大を抑えるこ

とができる。

【図面の簡単な説明】

【図1】本発明の実施の形態1におけるサステイン期間の各電極に印加される電圧波形を示す図

05 【図2】本発明の実施の形態2におけるサステイン期間の各電極に印加される電圧波形を示す図

【図3】本発明の実施の形態3におけるサステイン期間の各電極に印加される電圧波形を示す図

10 【図4】本発明の実施の形態4におけるサステイン期間の各電極に印加される電圧波形を示す図

【図5】本発明の実施の形態5におけるサステイン期間の各電極に印加される電圧波形を示す図

【図6】本発明の実施の形態1におけるプラズマディスプレイパネルのセル内の放電を説明するための図

15 【図7】本発明の実施の形態4におけるプラズマディスプレイパネル装置の全体構成を示すブロック図

【図8】本発明の実施の形態5におけるプラズマディスプレイパネル装置の全体構成を示すブロック図

20 【図9】従来の駆動におけるプラズマディスプレイパネルの駆動電圧波形の1例を示す図

【図10】従来の駆動におけるプラズマディスプレイパネルのセル内の放電を説明するための図

【図11】従来の駆動におけるプラズマディスプレイパネル装置の全体構成を示すブロック図

25 【図12】プラズマディスプレイパネルの構造の1例を示す図

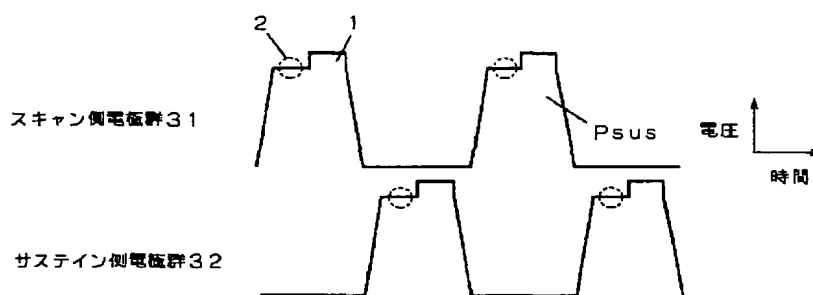
【符号の説明】

1 発光放電後壁電荷を蓄積させるための電圧波形

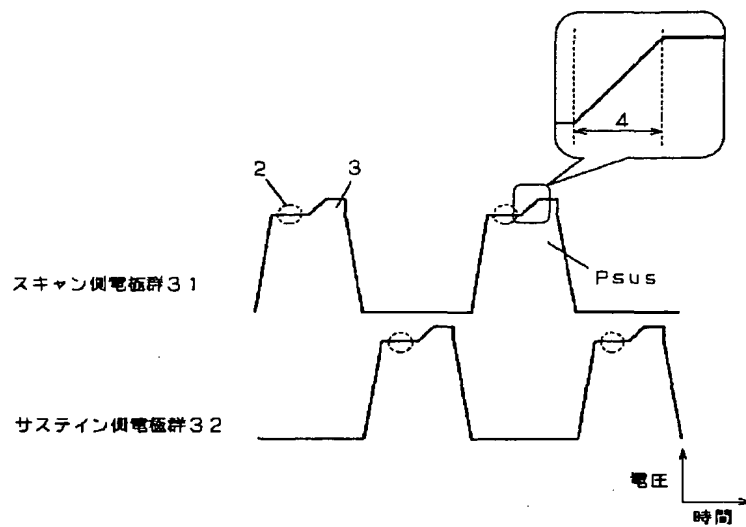
2 維持放電発光が生じるタイミング

30 P s u s サステインパルス

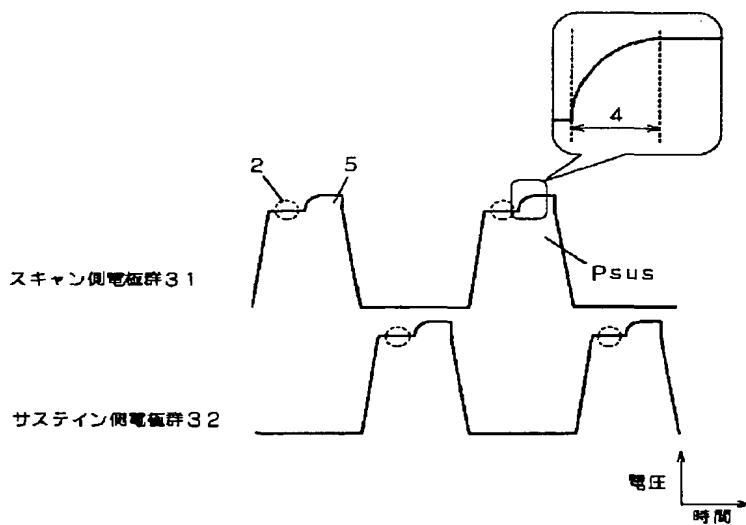
【図1】



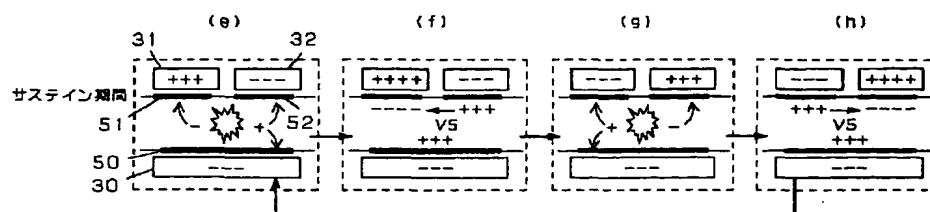
【図2】



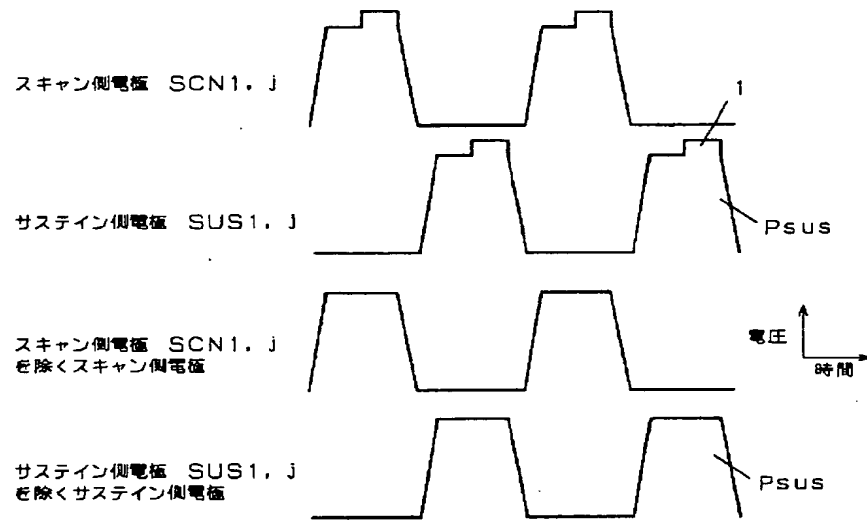
【図3】



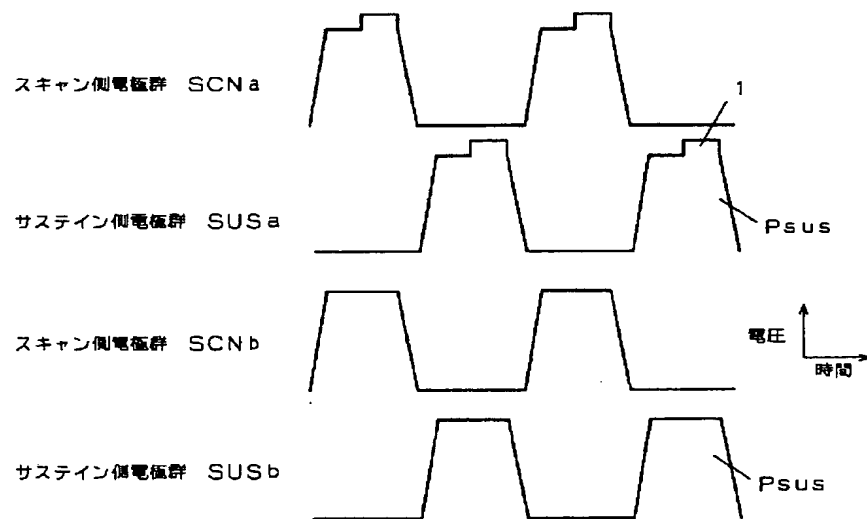
【図6】



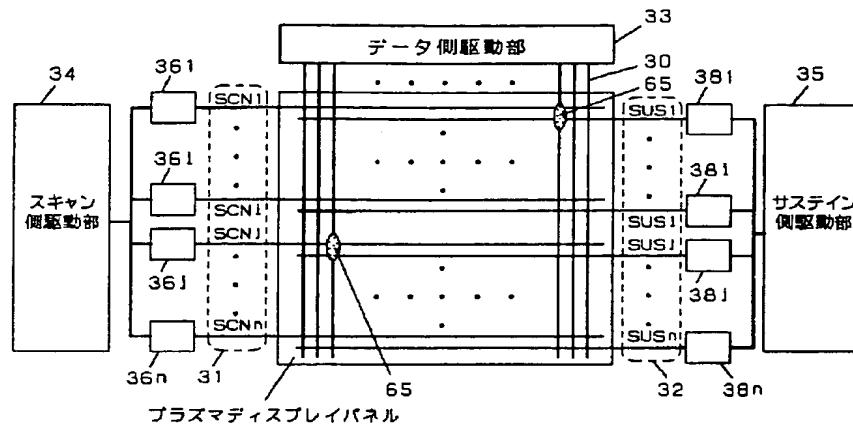
【図4】



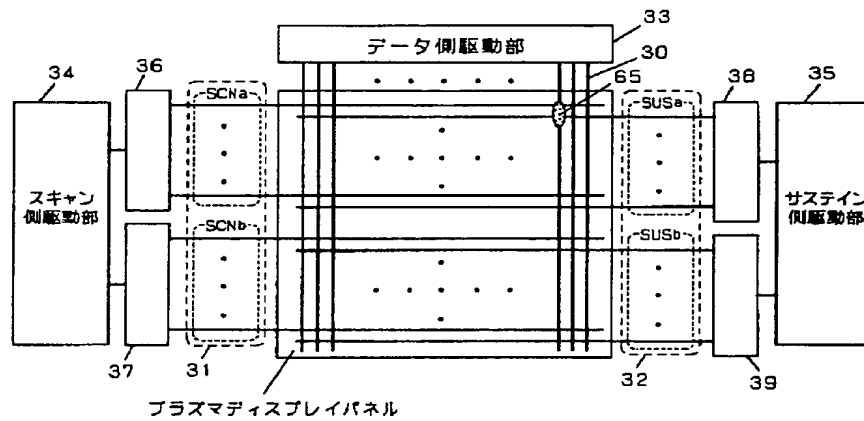
【図5】



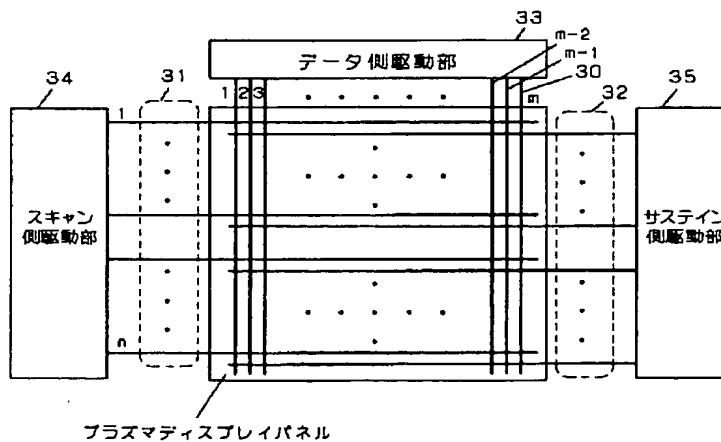
【図7】



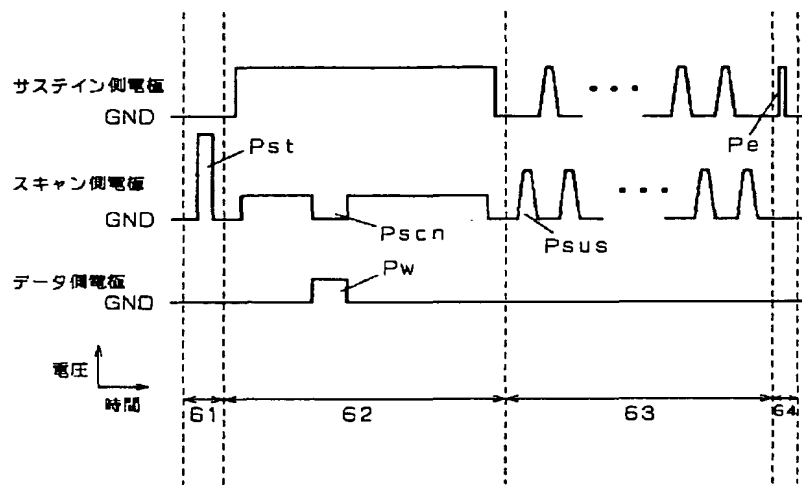
【図8】



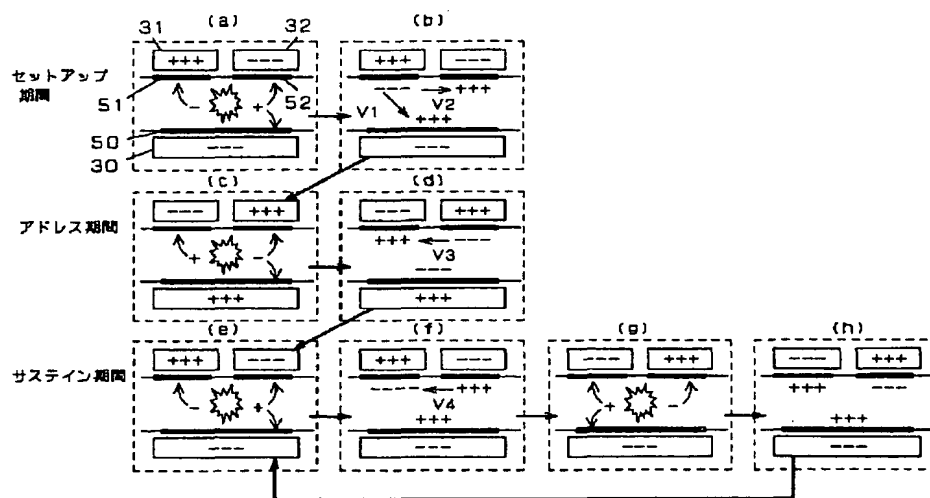
【図11】



【図9】



【図10】



【図12】

